

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-260850

(43)Date of publication of application : 29.09.1998

(51)Int.Cl.

G06F 9/46

(21)Application number : 09-066643

(71)Applicant : HITACHI LTD  
HITACHI INF TECHNOLOG

(22)Date of filing : 19.03.1997

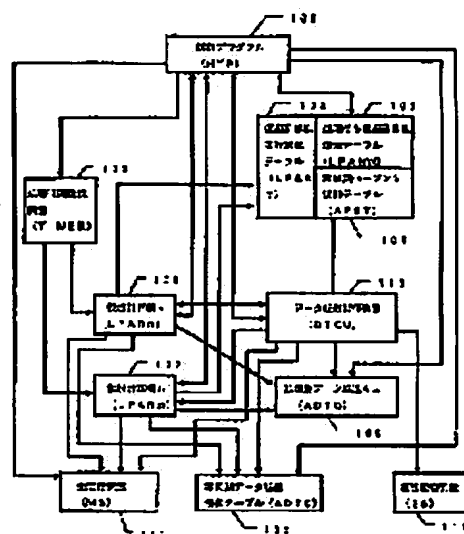
(72)Inventor : IKEURA HIDEAKI

## (54) VIRTUAL COMPUTER SYSTEM

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To effectively utilize a processor resource by allocating the processor resource of a virtual computer during paging execution to another virtual computer.

**SOLUTION:** Plural virtual computers 106 and 107, to which processor resources are successively allocated by a processing time supervising device 105 operate under the control of a control program 101. When one virtual computer issues a synchronous paging instruction, the computer detects the existence of a processing wait virtual computer with a processing wait virtual computer display table 103 and when a processing wait virtual computer exists, it changes a synchronous paging instruction to an asynchronous paging instruction, registers the asynchronous paging instruction on an asynchronous data table queue and releases resources. The program 101 allocates the resources to other processing- wait virtual computers, allocates resources to a virtual computer that issued the synchronous paging instruction after a data table controller 110 completed the asynchronous data transfer and reflects a paging result as a synchronous paging result.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the  
examiner's decision of rejection or application  
converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of  
rejection][Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-260850

(43) 公開日 平成10年(1998) 9月29日

(51) Int.Cl.<sup>6</sup>

G 0 6 F 9/46

識別記号

3 5 0

F I

G 0 6 F 9/46

3 5 0

審査請求 未請求 請求項の数 1 O L (全 11 頁)

(21) 出願番号 特願平9-66643

(22) 出願日 平成9年(1997) 3月19日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000153454

株式会社日立インフォメーションテクノロジー

神奈川県秦野市堀山下1番地

(72) 発明者 池浦 秀明

神奈川県秦野市堀山下1番地 株式会社日立インフォメーションテクノロジー内

(74) 代理人 弁理士 武 顯次郎

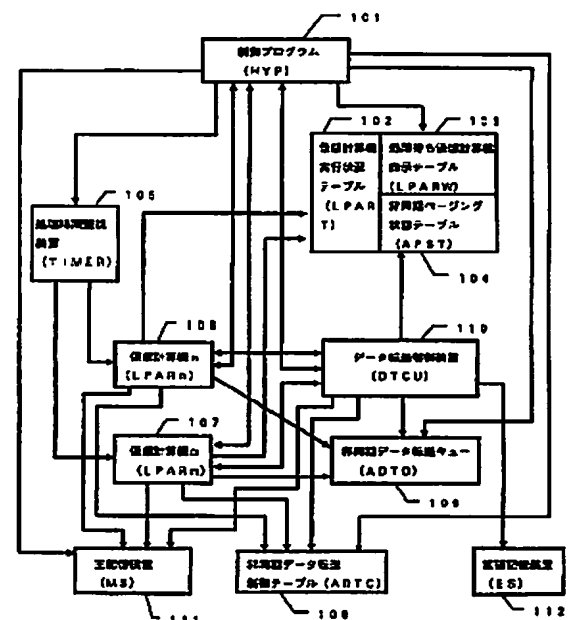
(54) 【発明の名称】 仮想計算機システム

(57) 【要約】

【課題】 ページング実行中の仮想計算機の処理装置資源を他の仮想計算機に割り振ることにより処理装置資源を有効に活用する。

【解決手段】 複数の仮想計算機106、107は、処理時間監視装置105により処理装置資源が順に割り振られ、制御プログラム101の制御の下で動作する。1つの仮想計算機から同期ページング命令が発行されると、その計算機は、処理待ち仮想計算機表示テーブル103により、処理待ち仮想計算機の有無を検出し、処理待ち仮想計算機があった場合に、同期型のページング命令を非同同期型のページング命令に変更し、非同同期型のページング命令を非同同期データテーブルキューに登録して資源を開放する。制御プログラム101は、前記資源を他の処理待ち仮想計算機に割り振り、データテーブル制御装置110が前記非同同期データ転送を完了した後、前記同期ページング命令を発行した仮想計算機に資源を割り振り、ページングの結果を同期型のページングの結果として反映させる。

【図1】



## 【特許請求の範囲】

【請求項1】 制御プログラムによる制御の下で動作する複数の仮想計算機と、前記各仮想計算機とは独立に動作するデータ転送制御装置と、データを待避するための拡張記憶装置とを備えて構成される仮想計算機システムにおいて、処理待ちの仮想計算機の有無を検出する手段と、処理待ちの仮想計算機があった場合に、仮想計算機が発行した同期型のページング命令を非同期型のページング命令に変更する手段と、非同期型のページング命令の発行後、処理装置資源を開放し、前記処理装置資源を他の処理待ち仮想計算機に割り振る手段と、前記非同期データ転送完了後、前記同期ページング命令を発行した仮想計算機に資源を割り振る手段とを備えることを特徴とする仮想計算機システム。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、仮想計算機システム係り、特に、仮想計算機上で実行される同期型のページングを非同期型のページングに置き換えて、計算機資源を開放し、その間に他の処理待ち仮想計算機に計算機資源を割り振り、処理を実行するシステムに関する。

## 【0002】

【従来の技術】主記憶装置と拡張記憶装置との間のページデータセットの転送（以下、ページングという）は、多重プログラミングを常とする近年のオペレーティングシステム（以下、OSという）では必須な機能である。ページングには、同期型のページング命令によるものと非同期型のページング命令によるものの2つの形態がある。同期型のページング命令によるものは、その命令の中でページングが完了するものである。非同期型のページング命令によるものは、CPUと独立に動作できるデータ転送装置に対してページング要求を出すだけで命令を終了するものである。

【0003】非同期型のページングの実行は、CPUとは独立に動作できるデータ転送装置により行われる。その結果は、入出力割込みにより報告されるか、一定時間後に、非同期ページングが終了したか否かを知るための専用命令をOSが発行することにより確認される。前述した2つのページング方式は、命令終了後のOSの処理が異なるため、命令の実行途中で処理の内容を変更することができないものである。

【0004】一方、近年の電子計算機システムの使用形態として仮想計算機システムが知られている。仮想計算機は、実計算機上に複数の計算機システムを実現したものであり、仮想計算機制御プログラム（以下、制御プログラムという）が実計算機のCPU資源を分割して、複数の仮想計算機をシミュレートすることにより実現されている。複数の仮想計算機を制御する制御プログラムは、各仮想計算機の切り替えを、主にCPUの時間監視機構により実現している。これにより、各仮想計算機上

で実行される命令は、各仮想計算機上で殆ど制御プログラムの介入なしに実行される。逆に言えば、制御プログラムの介入が少ないほど計算機資源が有効に使用されていると言える。

## 【0005】

【発明が解決しようとする課題】しかし、前述したような従来技術による仮想計算機システムは、仮想計算機システム上で多重プログラミングを行うOSが複数動作する場合、同期ページングによるCPU資源の無駄が生じるという問題点を生じてしまう。すなわち、ページングはデータの転送を行うだけであり、CPUが行う必要は全くない。それにもかかわらず、同期型ページングであるとデータ転送終了までCPUが占有されてしまう。すなわち、従来技術による仮想計算機システムは、たとえ他の処理待ちの仮想計算機があったとしても、同期型のページング命令が実行されると、そのシステムがその命令を発行した仮想計算機上で直接実行され、この間CPU資源が占有されることになり、CPU資源に無駄が生じるという問題点を有している。

【0006】本発明の目的は、前述した従来技術の問題点を解決し、主記憶装置と拡張記憶装置との間のページング中にCPU資源を他の仮想計算機に割り振り、処理装置資源を有効に活用することを可能にした仮想計算機システムを提供することにある。また、本発明の目的は、ハードウェアの変更のみで、ソフトウェアの変更を必要とすることなく、処理装置資源を有効に活用することを可能にした仮想計算機システムを提供することにある。

## 【0007】

【課題を解決するための手段】本発明によれば前記目的は、制御プログラムによる制御の下で動作する複数の仮想計算機と、前記各仮想計算機とは独立に動作するデータ転送制御装置と、データを待避するための拡張記憶装置とを備えて構成される仮想計算機システムにおいて、処理待ちの仮想計算機の有無を検出する手段と、処理待ちの仮想計算機があった場合に、仮想計算機が発行した同期型のページング命令を非同期型のページング命令に変更する手段と、非同期型のページング命令の発行後、処理装置資源を開放し、前記処理装置資源を他の処理待ち仮想計算機に割り振る手段と、前記非同期データ転送完了後、前記同期ページング命令を発行した仮想計算機に資源を割り振る手段とを備えることにより達成される。

【0008】本発明による仮想計算機システムは、前述の構成を備えることにより、仮想計算機の1つが発行する同期型の同期ページング命令を非同期型のページング命令に変更して、ページングの処理をデータ転送制御装置に行わせることができる。このため、同期型のページング命令を発行した仮想計算機は、データ転送制御装置によるページングの処理が終了するまで処理装置資源を

必要としないことになり、処理装置資源を他の仮想計算機に割り振ることができる。本発明は、これにより処理装置資源を有効に使用することが可能になる。

【0009】

【発明の実施の形態】以下、本発明による仮想計算機システムの一実施形態を図面を用いて詳細に説明する。

【0010】図1は本発明の一実施形態による仮想計算機システムの機能構成を示すブロック図、図2は本発明の一実施形態によるシステムの処理の流れの概略を説明するフローチャート、図3は仮想計算機実行中に同期型ページング命令が発行されたときの処理を説明するフローチャート、図4は仮想計算機から制御を渡されたときの制御プログラムの処理を説明するフローチャート、図5はデータ転送制御装置の非同期データ転送処理を説明するフローチャート、図6はデータ転送制御装置から、入出力割り込み信号を受け付けたときのCPUの入出力割り込み処理を説明するフローチャートである。図1において、101は制御プログラム(HYP)、102は仮想計算機状態テーブル(LPART)、103は処理待ち仮想計算機表示テーブル(LPARW)、104は非同期ページング状態テーブル(APST)、105はシステム時間監視装置(TIMER)、106、107は仮想計算機(LPAR)、108は非同期データ転送制御テーブル(ADTC)、109は非同期データ転送キュー(ADTQ)、110はデータ転送制御装置(DTCU)、111は主記憶装置(MS)、112は拡張記憶装置(ES)である。

【0011】本発明の一実施形態による仮想計算機システムは、図1に示す各機能要素を備えて構成される。以下、各機能要素の機能について説明する。

【0012】制御プログラム101は、システム全体を制御するプログラムである。仮想計算機状態テーブル102は、仮想計算機の実行状況を表わすテーブルであり、処理待ち仮想計算機表示テーブル103と、非同期ページング状態テーブル104とからなり、テーブル更新時には排他制御が行われる。

【0013】処理待ち仮想計算機表示テーブル103は、処理待ちの仮想計算機の情報保持しているテーブルであり、仮想計算機毎に順に割り付けられている。このテーブルは、対応する仮想計算機の処理待ち状態を表わし、処理待ち状態と処理中状態とを示す。

【0014】非同期ページング状態テーブル104は、非同期ページングの実行状態を表示するテーブルであり、各仮想計算機に対応したエリアを持ち、ページングの実行状態を表示している。このテーブルは、非同期ページング処理中と非同期ページング可能状態とを示す。

【0015】処理時間監視装置105は、CPUの稼動時間を監視する装置であり、一定時間後に割り込みを発生させる。この装置は、各CPUに1つ備えられ、制御プログラム101によってセットされる。

【0016】仮想計算機n106、仮想計算機m107は、仮想計算機であり、制御プログラム101によって制御される。図示例では、2つの仮想計算機が設けられているものとしているが、仮想計算機の数はいかに限定されるものではなく、さらに多数備えられてもよい。そして、これら、複数の仮想計算機のそれぞれは、処理時間監視装置105により、順に所定時間だけ処理装置資源が割り振られて処理を実行する。

【0017】次に、前述したように構成される仮想計算機システムで非同期ページングを実行する処理動作について説明する。

【0018】まず、図示しないCPUは、非同期データ転送制御テーブル108に転送するためのデータをセットし、制御プログラム101から非同期データ転送キュー109にテーブル番号を登録する。データ転送制御装置110は、非同期データ転送キュー109を監視し、キュー109からテーブル番号を取り出し、対応する非同期データ転送制御テーブル108からページング動作を行う。

【0019】前述において、非同期データ転送制御テーブル108には、排他制御を行うための排他制御フラグ、そのテーブルのチェーンの有無を表示するチェーンフラグ、チェーンされている場合、次のテーブル番号を示す次テーブル番号、非同期データ転送のための主記憶のアドレス、拡張記憶のアドレス、データ長、データ転送処理の状態を示す状態データが格納されており、お互いにチェーンできる構造となっている。このテーブルは、最大仮想計算機数と仮想計算機上の最大論理CPUの数とを掛け合わせた数だけ確保されていて、それぞれ異なる番号が割り振られている。そして、この非同期データ転送制御テーブルの番号は、仮想計算機の番号と、その仮想計算機の仮想CPU番号とに対応付けされている。このテーブルの参照、更新は排他制御されて行われる。

【0020】非同期データ転送キュー109は、非同期データ転送制御テーブル番号を登録するためにある。その構造は、排他制御を行うための排他制御フラグ、このキューに登録され、チェーンされている非同期データ転送制御テーブル108のテーブル番号の最初と最後とを示すエリアからなる。

【0021】データ転送制御装置110は、CPUとは独立に動作することが可能であり、非同期データ転送キュー109を監視し、キュー109からテーブル番号を取り出して、そのデータ転送を開始する。このデータ転送制御装置110によるデータ転送の終了は、入出力割り込みによってCPUへ通知される。

【0022】そして、入出力割り込み情報の中の非同期データ転送制御テーブル番号がCPUに報告される。CPUは、このテーブル番号によってこの入出力割り込みが、非同期ページング終了報告であることと、発行元の

仮想計算機及び仮想CPU番号とを知ることができる。

【0023】次に、図1に示すシステムの動作を図2～図6に示すフローを参照して説明する。なお、図2に示すフロー200は、CPUの処理201とデータ転送制御装置の処理211とよりなっている。また、図2に示す動作例は、仮想計算機n106が実行中であり、仮想計算機m107が非同期ページング処理の実行待ちであるとし、それらの状態が、処理待ち仮想計算機表示テーブル103の対応する場所に登録されているものとする。また、非同期データ転送キュー109には1つもキューされていないものとする。

【0024】図2に示すフローにおける処理203の詳細な処理動作が図3のフローで示されており、処理204の詳細な処理動作が図4のフローで示されている。また、処理212、213、215の詳細な処理動作が図5のフローに示されており、処理208の詳細な処理動作が図6のフローで示されている。

【0025】従って、以下では、前述した条件の下での本発明の一実施形態による仮想計算機システムにおける同期型ページングの処理動作を、図3～図6を参照して順次説明していくこととする。

【0026】まず、図2に示すCPUの処理201において、仮想計算機n106が仮想計算機nの処理202を行っているときに、同期型のページング命令が発行された場合の処理203の詳細を図3に示すフロー300により説明する。

【0027】(1)処理中の仮想計算機n106から同期型ページング命令が発行されると、対応する処理待ち仮想計算機表示テーブル103を非同期ページング可能状態にし、処理待ち仮想計算機表示テーブル103から他に処理待ちの仮想計算機がないかを判定する(ステップ301～303)。

【0028】(2)ステップ303の判定で処理待ちの仮想計算機がなかった場合、同期型ページングの処理をそのまま実行する(ステップ304)。

【0029】(3)ステップ303の判定で処理待ちの仮想計算機があった場合、非同期ページングの処理を行うため、自仮想計算機n106の論理CPUに対応する非同期データ転送制御テーブル108に、非同期ページング実行のためのデータを格納し、対応する非同期ページング状態テーブル104をページング処理実行待ち状態にセットする(ステップ305～307)。

【0030】(4)次に、非同期データ転送キュー109に、対応する非同期データ転送制御テーブル108の番号を登録し、仮想計算機n106の状態を保持する。その後、制御プログラム101に制御を渡す。これにより、仮想計算機n106は、自計算機での処理を一旦終了し、制御プログラムは、図2の処理204を開始する(ステップ308～310)。

【0031】次に、図2に示す制御プログラムの処理2

04の処理動作を図4に示すフローに400より説明する。

【0032】(1)仮想計算機n106より制御が制御プログラム101に渡った場合、制御プログラム101は、非同期ページング状態テーブル104より、非同期ページング終了待ち仮想計算機があるか否かをテストし、非同期ページング終了待ち仮想計算機がなければ、制御プログラム101のそれまでの処理を続行する(ステップ401～403、407)。

【0033】(2)ステップ403のテストで非同期ページング終了待ち仮想計算機があれば、処理待ちであった仮想計算機、この例の場合処理待ちの仮想計算機m107に仮想計算機n106のCPU資源を割り振る(ステップ404)。

【0034】(3)次に、対応する処理待ちの仮想計算機、この場合、仮想計算機m107の対応する処理待ち仮想計算機表示テーブル106を処理中にする。次に、仮想計算機m107を起動して実行状態に移す(ステップ405、406)。

【0035】(4)この結果、仮想計算機m107は実行状態となる。この仮想計算機mの処理は、図2に示す処理205であり、割込処理207まで続けられる(ステップ408)。

【0036】CPUにおいて、図2に示す処理202～処理207が行われている間、データ転送制御装置110は、処理212～処理215の処理を行う。この処理212～処理215までのデータ転送制御装置110の処理動作を図5に示すフロー500により説明する。

【0037】(1)データ転送制御装置110は、非同期データ転送キュー109に何もキューされていないとき、キュー109にキューされたデータがあるか否かを監視し、キューされていないと、他の処理の実行とキュー109の監視とを繰り返す(ステップ501、502、509)。

【0038】(2)図2の処理214で非同期データ転送キュー109に非同期データ転送制御テーブル番号がキューされると、処理214でキューに番号が登録された後、データ転送制御装置110は、処理213でキューデータを発見する。ステップ502でキューデータが発見されると、非同期データ転送キュー109に登録されている非同期データ転送制御テーブル番号を取り出し、対応する非同期データ転送制御テーブル108を実行状態にする(ステップ503、504)。

【0039】(3)次に、対応する非同期データ転送制御テーブル108から、データ転送に必要なデータを取り出してデータ転送を開始し、データ転送が終了するまで待つ(ステップ505、506)。

【0040】(4)データ転送が終了すれば、対応する非同期データ転送制御テーブル番号108をデータ転送終了状態にセットし、続いて、データ転送終了の入出力

割り込み信号206をCPUに送出し、再び非同期データ転送キュー109の監視するステップ502を再開する(ステップ507、508)。

【0041】前述の処理により、図2に示すフローにおいて、入出力割り込み信号206が仮想計算機mの処理205の処理中に受け付けられると、仮想計算機mで割り込み処理207が発生する。

【0042】これにより、制御プログラム101は、図2に示す処理208で、同期ページング命令の次命令209から仮想計算機nの処理再開の処理610を行う。次に、この入出力割り込み信号受付時のCPUの処理動作を図6に示すフロー600により説明する。

【0043】(1)データ転送制御装置110ステップ508で送出した入出力割り込み信号206をCPUが受け付けると、入出力割り込み処理ルーチンが起動され、入出力割り込み処理ルーチンは、非同期ページング終了報告が否か判定し、非同期ページング終了報告でなければ、入出力割り込み処理を続行する(ステップ602～605)。

【0044】(2)ステップ604の判定で非同期ページング終了報告であった場合、制御プログラム101が実行状態が否かをテストし、実行状態でなければ、仮想計算機m107が実行状態を保存し制御プログラムを起動する(ステップ606、607、609)。

【0045】(3)ステップ606のテストで制御プログラムが実行状態、すなわち、仮想計算機m107が実行状態である場合、あるいは、ステップ609で制御プログラムを起動した後、仮想計算機mを処理待ち状態にする(ステップ608)。

【0046】(4)非同期ページング完了待ちであった仮想計算機n106にCPU資源を割り振り、非同期ページングの結果を仮想計算機n106発行の同期型ページング命令に反映させる。そして、仮想計算機m107に対応する処理待ち仮想計算機表示テーブル103を処理待ちにセットし、仮想計算機n106を同期型ページング命令の次の命令から実行を開始させ、仮想計算機n

を再実行状態とする(ステップ610、611)。

【0047】

【発明の効果】以上説明したように本発明によれば、仮想計算機上で実行される同期型のページング処理を非同期型のページング処理に置き換えて実行させ、これにより、その仮想計算機が使用していた処理装置資源を開放し、他の処理待ち仮想計算機に処理装置資源を割り振ることができるので、同期型のページング処理による処理装置資源の占有を避けることができ、仮想計算機システムにおける処理を効率的に実行することができる。

【図面の簡単な説明】

【図1】本発明の一実施形態による仮想計算機システムの機能構成を示すブロック図である。

【図2】本発明の一実施形態によるシステムの処理の流れの概略を説明するフローチャートである。

【図3】仮想計算機実行中に同期型ページング命令が発行されたときの処理を説明するフローチャートである。

【図4】仮想計算機から制御を渡されたときの制御プログラムの処理を説明するフローチャートである。

【図5】データ転送制御装置の非同期データ転送処理の処理を説明するフローチャートである。

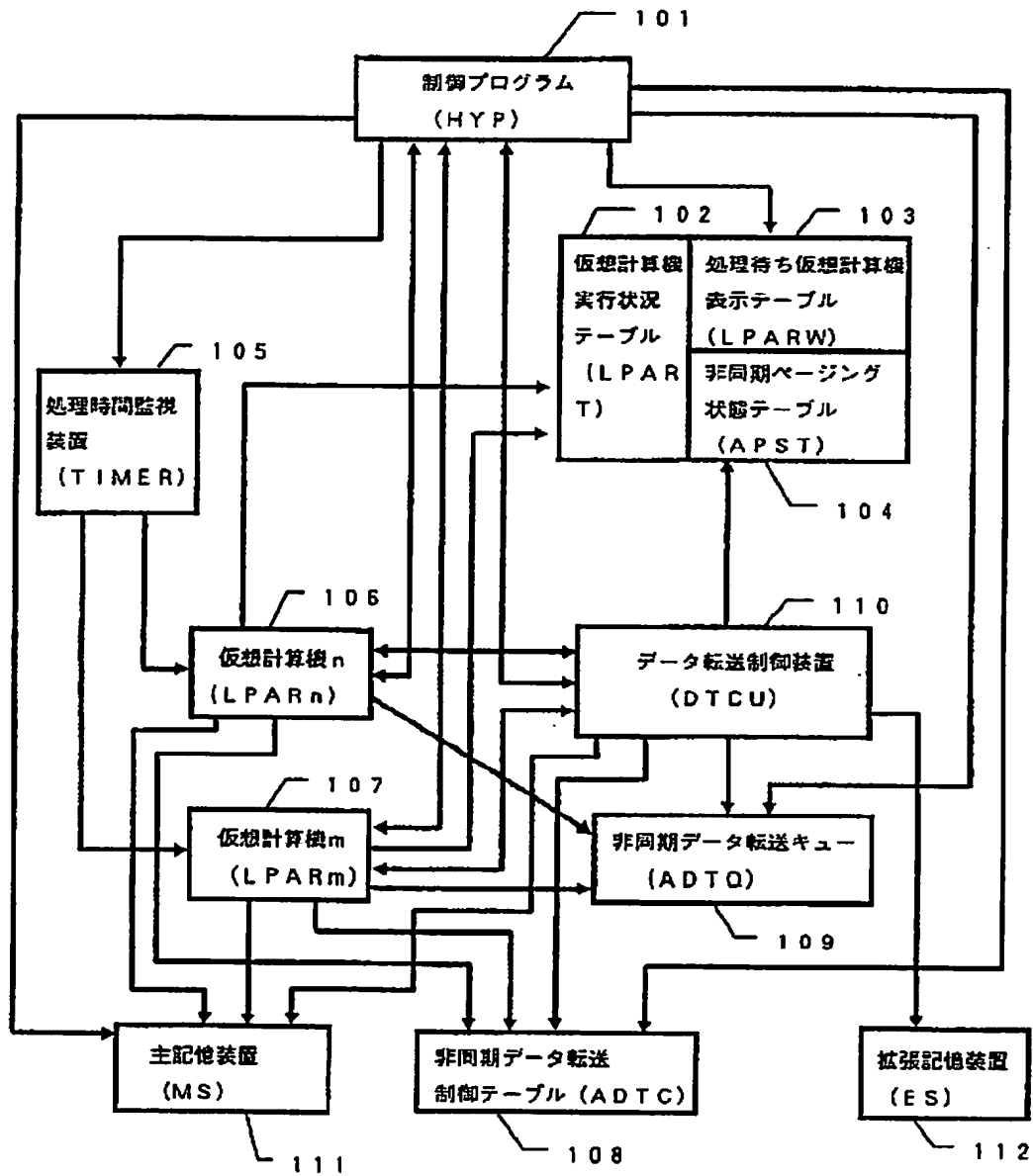
【図6】データ転送制御装置から、入出力割り込み信号を受け付けたときのCPUの入出力割り込み処理を説明するフローチャートである。

【符号の説明】

- 101 制御プログラム
- 102 仮想計算機状態テーブル
- 103 処理待ち仮想計算機表示テーブル
- 104 非同期ページング状態テーブル
- 105 処理時間監視装置
- 106～107 仮想計算機
- 108 非同期データ転送制御テーブル
- 109 非同期データ転送キュー
- 110 データ転送制御装置
- 111 主記憶装置
- 112 拡張記憶装置

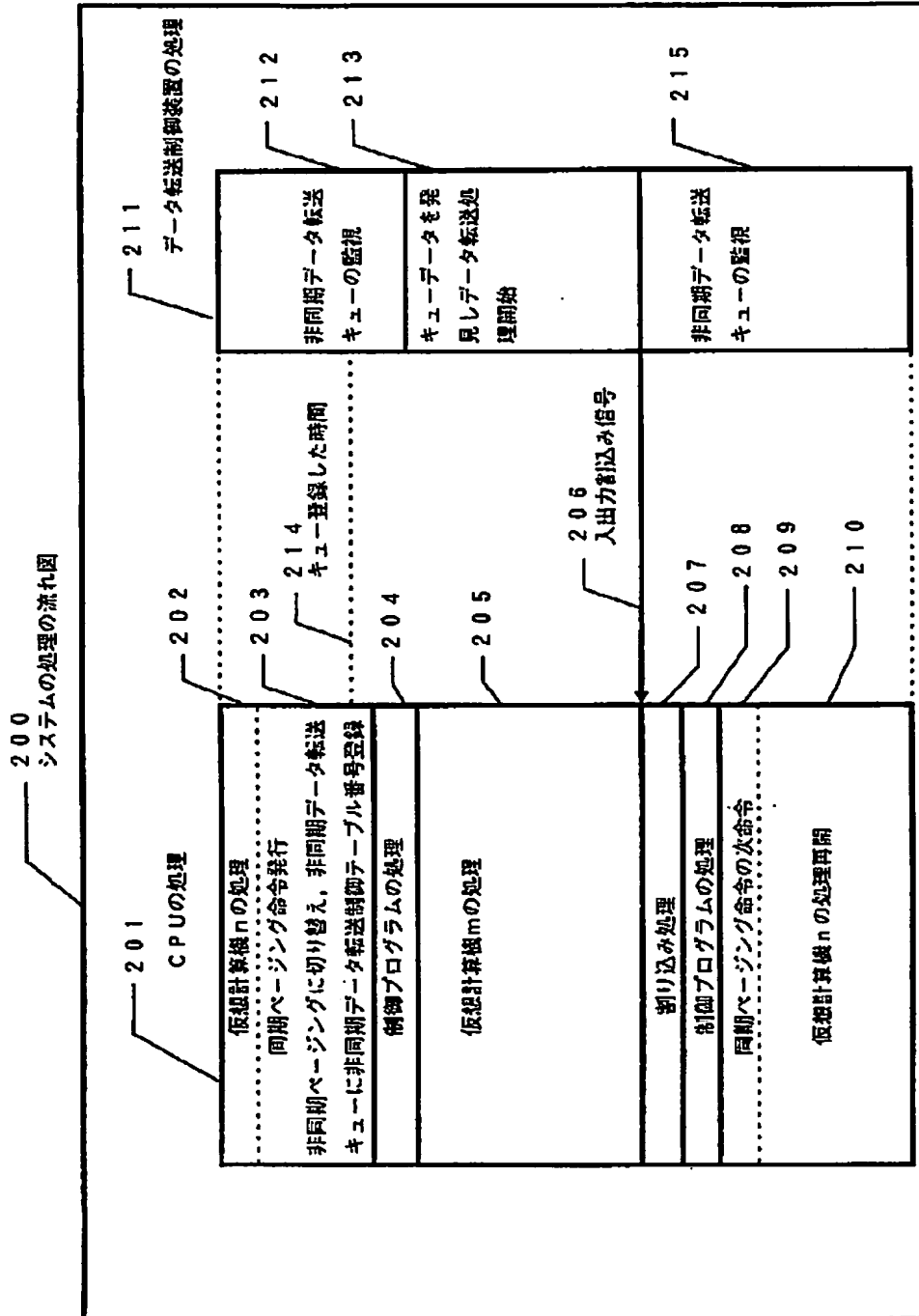
【図1】

【図1】



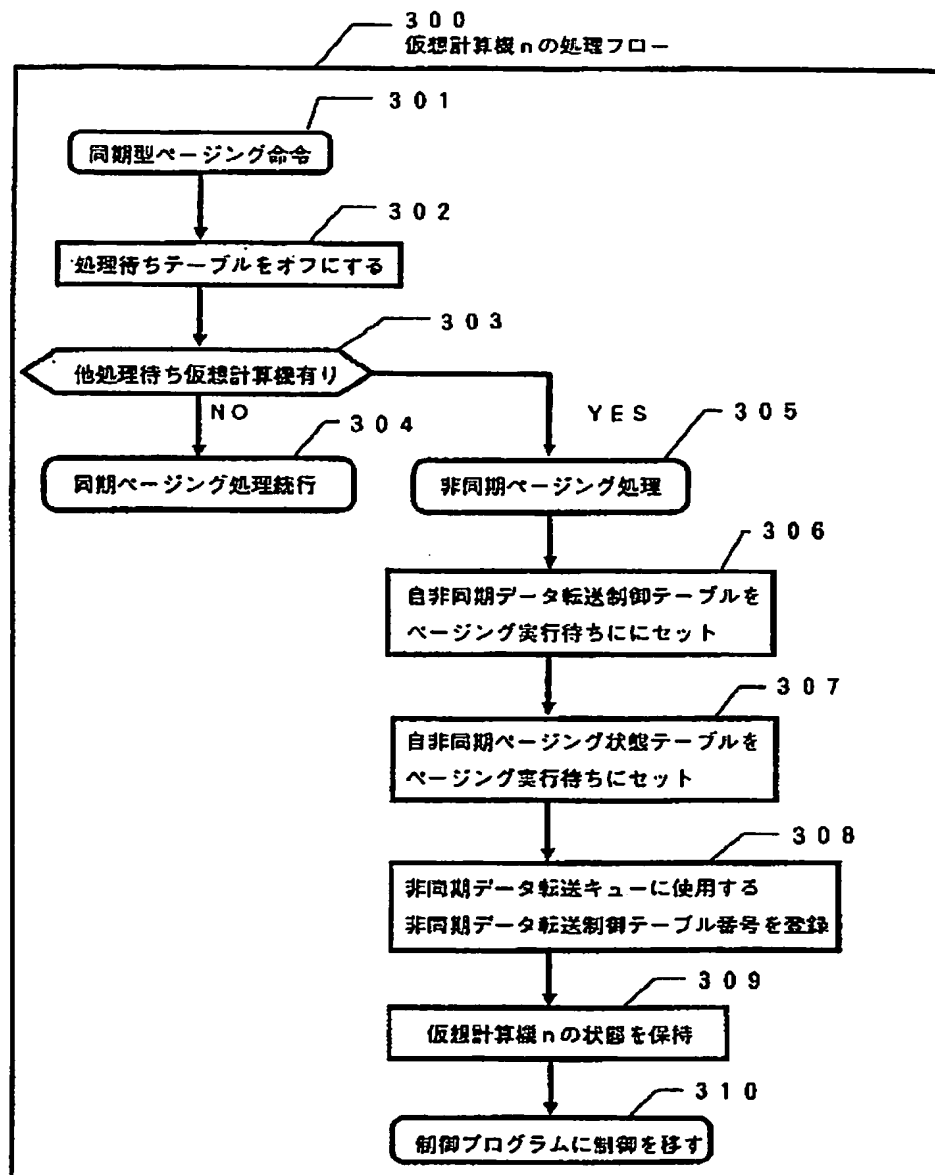
【図2】

【図2】



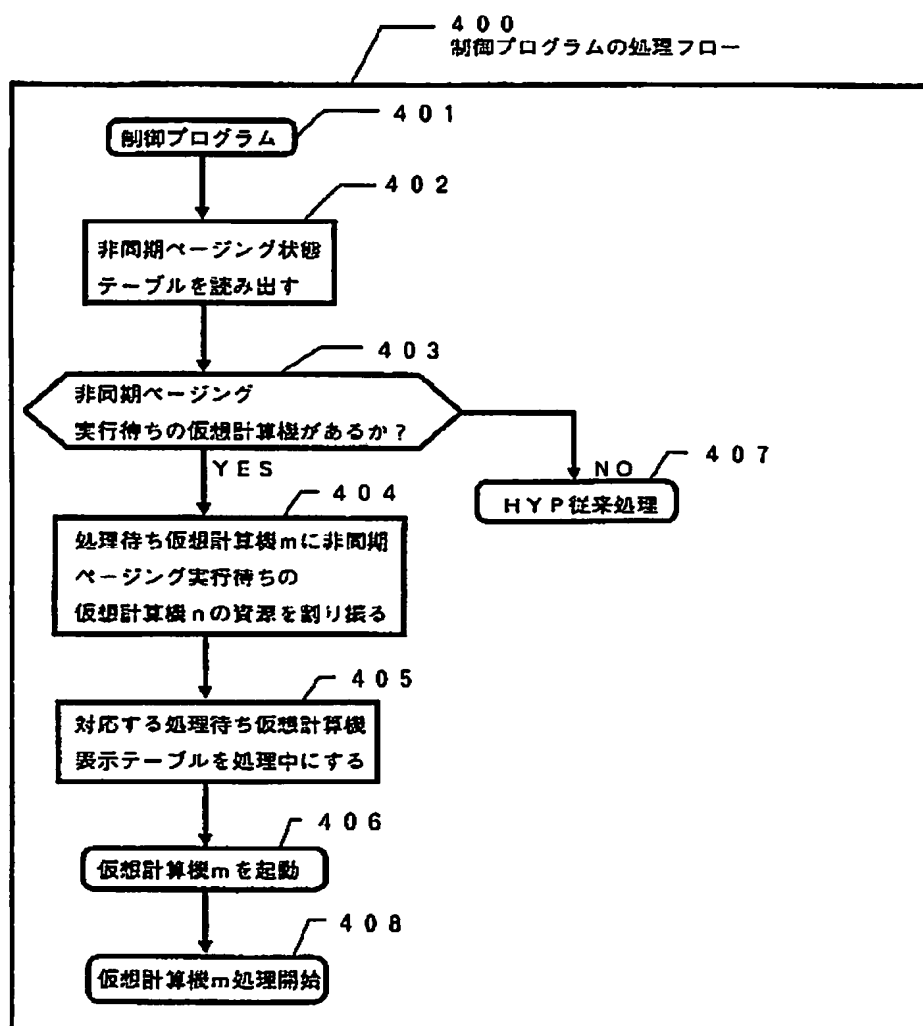
【図3】

【図3】



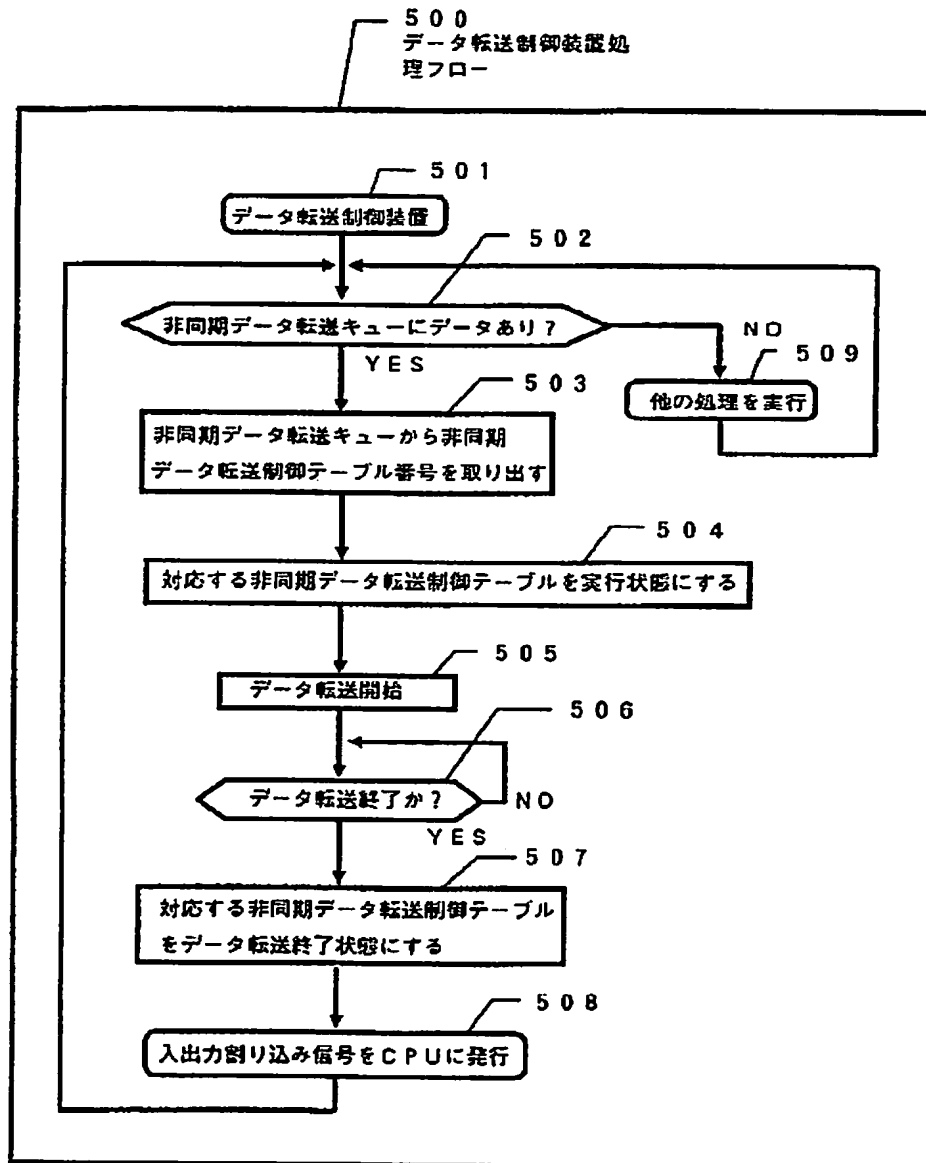
【図4】

【図4】



【図5】

【図5】



【図6】

【図6】

